

**USULAN
PENELITIAN DOSEN**



**Simulasi Multilevel Inverter Flying-Capacitor Satu Fasa
Sebagai Filter Aktif**

Tim Pengusul :

Asran,ST.,MT	(NIDN 0015047202)
Asri, ST., MT	(NIDN 0020067102)
M. Luvi Saputra	(NIM 150150066)

UNIVERSITAS MALIKUSSALEH

Mei 2019

HALAMAN PENGESAHAN PENELITIAN DOSEN

Judul Penelitian : Simulasi Multilevel Inverter Flying-Capacitor
Satu fasa Sebagai Filter Aktif

Kode/Rumpun Ilmu : Teknik Elektro
Peneliti

a. Nama Lengkap : Asran, ST., MT
b. NIDN : 0015047202
c. Jabatan Fungsional : Lektor
d. Jurusan/Program Studi : Teknik Elektro
e. Nomor HP : 085276832021
f. Alamat Email : Asran_lsm@yahoo.com

Anggota Peneliti 1 (Dosen) :

a. Nama Lengkap : Asri, ST., MT
b. NIDN : 0020067104
c. Jurusan/Program Studi : Teknik Elektro

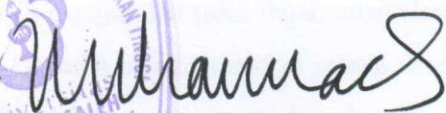
Anggota Peneliti 2 (Mahasiswa) :

a. Nama Lengkap : M. Luvi Saputra
b. NIM : 150150066
c. Jurusan/Program Studi : Teknik Elektro

Lhokseumawe, 08 Mei 2019

Mengetahui:
Dekan Fakultas Teknik




DR. Muhammad, ST., M.Sc
Nip.196805252002121004

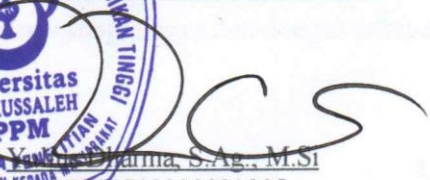
Ketua Peneliti,


Asran, ST., MT
Nip.197204152002121002

Menyetujui:

Ketua LPPM Universitas Malikussaleh




Yenni Nurjannah, S.Ag., M.Si
Nip.19720713200221005

IDENTITAS DAN URAIAN UMUM

1. Judul Penelitian : Simulasi Multilevel Inverter Flying-Capacitor Satu Fasa Sebagai Filter Aktif

2. Tim Peneliti

No.	Nama	Jabatan	Bidang Keahlian	Jurusan/Prodi	Alokasi Waktu (Jam/Minggu)
1	Asran,ST.,MT	Ketua	T.Elektro	T. Elektro	6
2	Asri, ST., MT	Anggota 1	T Elektro	T Elektro	8
2	M. Luvi Saputra	Anggota 2	T. Elektro	T. Elektro	12,5

3. Objek Penelitian : Analisa dan pemodelan sistim melalui simulasi

4. Masa Pelaksanaan :

Mulai : Bulan 10 Mei Tahun 2019 Berakhir Bulan 24 September 2019

5. Usulan Biaya

- Bulan Ke – 1 : Rp. 3.657.000,-
- Bulan Ke – 2 : Rp. 1.355.000,-
- Bulan Ke - 3 : Rp. 1.355.000,-
- Bulan Ke _ 4 : Rp. 2.633.000,-

6. Lokasi Penelitian : -

7. Instansi lain yang terlibat (jika ada, dan uraikan apa kontribusinya)

8. , -

9. Dalam penelitian ini luaran yang ingin dicapai sudah tersedia kriteria-kriteria yang akan dijadikan acuan untuk pengambilan keputusan. Diharapkan sudah adanya hasil akhir yang diperoleh/draft manuskrip publikasi jurnal untuk dapat dipergunakan sebagai referensi pengetahuan dan dapat memberikan manfaat.

ABSTRAK

Pada penelitian ini membahas tentang multilevel inverter *flying-capasitor* sebagai filter aktif untuk mengeliminasi harmonisa arus. Multilevel inverter *flying-capasitor* yang terdiri 8 *switch* aktif. Tegangan pada sisi DC (tegangan kapasitor) kedua inverter ini diatur konstan untuk menjaga keseimbangan arus inverter.

Kata kunci : Filter aktif, multilevel inverter *flying-capasitor*, harmonisa

DAFTAR ISI

HALAMAN JUDUL	i
LEMBAR PENGESAHAN	ii
IDENTITAS DAN URAIAN TUGAS	iii
ABSTRAK.....	iv
DAFTAR ISI.....	v
I. BAB 1 PENDAHULUAN	6
1.1 Latar Belakang	7
1.2 Tujuan	7
1.3 Penelitian yang Akan Dilakukan	7
1.4 Target Luaran yang akan dicapai	7
II. BAB 2 Dasar Teori.....	8
2.1 Penyearah	8
2.1.1 Penyearah Setengah Gelombang Satu Fasa.....	8
2.1.2 Penyearah Gelombang Penuh Satu Fasa	9
2.2. Harmonisa.....	11
2.2.1 Aliran Harmonisa pada Sistem Ketenagalistikan	13
2.2.2 Sumber - Sumber Harmonisa	17
2.2.3 Besaran - Besaran Harmonisa	20
2.3 Filter	24
III. BAB 3 Metoda Penelitian	25
3.1 Konsep Multilevel	25
3.1.1 Tipe Multilevel Inverter	26
3.1.2 Rangkaian Kontrol	30
IV. BAB 4 Biaya dan Jadwal Penelitian	33
4.1 Anggaran Biaya	33
4.2 Jadwal Penelitian	33
DAFTAR PUSTAKA	34
LAMPIRAN 1 – Justifikasi Anggaran Penelitian	
LAMPIRAN 2 – Susunan organisasi tim peneliti dan pembagian tugas	
LAMPIRAN 3 – Biodata ketua dan anggota tim pengusul	
LAMPIRAN 4 – Surat pernyataan ketua peneliti	

BAB 1

PENDAHULUAN

1.1 Latar Belakang

Kebutuhan kualitas daya listrik yang baik, telah merupakan kaharusan bagi suatu masyarakat modern. Kualitas daya yang buruk tentu akan merugikan baik produsen listrik dalam hal ini PT. PLN maupun konsumen. Tegangan listrik yang naik turun, faktor tegangan turun, kontinyuitas suplai daya dan harmonisa merupakan masalah dari permasalahan kualitas daya listrik.

Seiring dengan perkembangan teknologi pada saat ini maka pemakaian beban *non linier* adalah merupakan suatu kebutuhan yang tidak dapat terelakan. Beban *non linier* seperti fax, radio, TV, computer, penghubung power supplay, regulator tegangan, pengatur kecepatan, converter, variable frekuensi drive, *uninterruptible power suplay* (UPS), dan lain-lain adalah beban listrik yang menghasilkan arus *non* sinusoidal. Akumulasi dari beban *non linier* yang berjumlah banyak mengakibatkan arus saluran terdistorsi, sehingga menjadi tidak sinusoidal. Akibat harmonisa pada system, arus netral kemungkinan akan naik melebihi kapasitas penghantar dan akan mengakibatkan pemanasan lebih terhadap kawat yang digunakan. Hal lain yang dapat terjadi akibat harmonisa yaitu *circuit breaker* (CB) bekerja sebelum beban lebih, terjadi kesalahan pada kapasitor untuk mengoreksi faktor daya pada saluran.

Salah satu tujuan penting pembuatan alat elektronik adalah untuk menekan arus harmonisa dan tegangan harmonisa yang ditimbulkan oleh beban *non linier*. Filter pasif biasa digunakan untuk memperbaiki kualitas daya dengan konfigurasi *circuit* yang sederhana, dalam perkembangan berikut banyak digunakan filter aktif yang berfungsi mengurangi harmonisa juga akan meningkatkan faktor daya system, dan juga mengoreksi beban yang tak seimbang. Kemudian pengurangan harmonisa pada arus *line* juga akan menghasilkan pengurangan harmonisa pada arus netral. Sebagai filter aktif digunakan inverter *Pulse Width Modulation* (PWM) yang bekerja dengan cara menginjeksi lawan arus fasa harmonisa sehingga dapat menghilangkan pengaruh harmonisa.

Untuk menyelesaikan permasalahan di atas maka dicari suatu metode penyalaan inverter PWM yang menghasilkan sinyal tegangan bolak-balik yang lebih baik. Pada penelitian terdahulu multilevel inverter telah digunakan untuk meningkatkan sistem operasi tegangan untuk menghindari hubungan seri, akan tetapi Multilevel inverter mempunyai kompleksitas pembentukan tegangan output yang memerlukan banyak *diode back-connection* atau *flying-capasitor*.

Karna itu diusulkan multilevel inverter akan dapat mencapai tiga level PWM dan dapat menghasilkan lebih sedikit tegangan harmonisa pada terminal AC, bila dibandingkan dengan dua level PWM. Operasi dan *scheme control* yang digunakan dari inverter diharapkan dapat menekan harmonisa.

Sasaran dari penelitian ini adalah mengeliminasi arus harmonisa dan mengurangi kandungan komponen harmonisa.

Penelitian ini memberikan kontribusi terhadap perkembangan sistem kelistrikan, khususnya permasalahan yang berkaitan dengan harmonisa yang timbul pada saluran sistem tenaga

1.2 Tujuan

Tujuan yang ingin dicapai dalam penelitian ini adalah

1. Memberikan gambaran tentang prinsip kerja multilevel inverter *flying-capasitor* satu fasa sebagai filter aktif.
2. Menganalisis kinerja Multilevel inverter *flying-capasitor* satu fasa untuk mengeliminasi harmonisa pada sistem.

1.3 Penelitian yang Akan Dilakukan

Untuk menyelesaikan masalah dalam penelitian ini, maka diberi batasan bagaimana hasil simulasi dan analisis dalam penggunaan Multilevel inverter *flying-capasitor* satu fasa ini diharapkan dapat dijadikan studi pendahuluan apakah filter ini dapat diaplikasikan pada industri yang memiliki beban-beban non linier sebagai sumber harmonisa dan dapat pula digunakan sebagai referensi dalam perencanaan filter yang tepat digunakan untuk memperbaiki kualitas sistem tenaga listrik.

1.4 Target Luaran yang Ingin Dicapai

Target luaran yang ingin dicapai adalah :

1. Dapat mengetahui lebih jelas penggunaan simulasi simcad.
2. Target luaran capaian adalah publikasi jurnal ilmiah nasional pada tahun depan.

Tabel 1.1 Rencana target capaian

No.	Jenis Luaran	Indicator capaian
1	Publikasi ilmiah dijurnal nasionalber ISSN	Draf

BAB 2

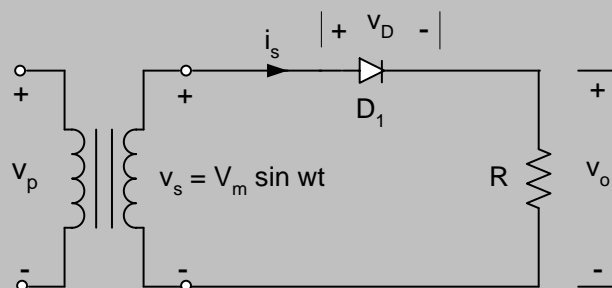
DASAR TIORI

2.1. Penyearah

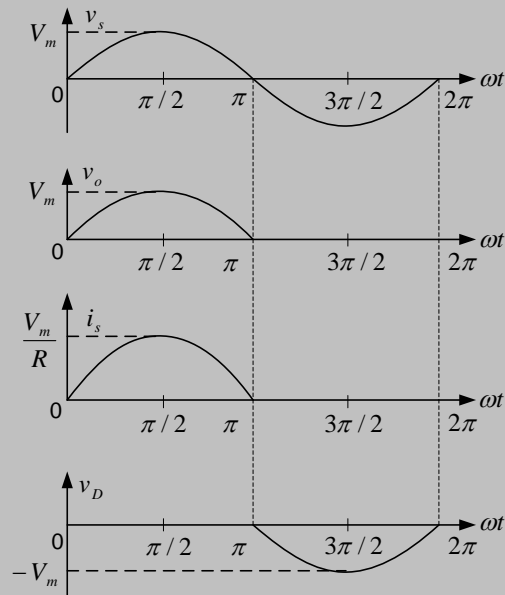
Dioda-dioda semikonduktor banyak ditemukan dalam berbagai aplikasi bidang rekayasa elektronika dan elektrik. Dioda secara luas juga dipakai pada rangkaian elektronika daya (*power electronics*) untuk mengkonversi daya elektrik. Beberapa rangkaian dioda yang sering digunakan dalam rangkaian elektronika daya diantaranya yaitu konverter AC ke DC atau yang sering disebut *rectifier* (penyearah). Pada dasarnya ada dua macam penyearah yaitu penyearah setengah gelombang dan penyearah gelombang penuh.

2.1.1 Penyearah Setengah Gelombang Satu Fasa

Sebuah penyearah merupakan rangkaian yang mengkonversikan sinyal AC menjadi sinyal dc. Dioda banyak digunakan sebagai penyearah. Penyearah gelombang satu fasa merupakan jenis yang sederhana tetapi tidak biasa digunakan pada aplikasi industri. Namun demikian, penyearah ini berguna untuk memahami prinsip dari operasi penyearah. Diagram rangkaian penyearah dengan beban resistif ditunjukkan pada gambar 2.1a. Selama tegangan masukan memiliki siklus setengah positif, dioda D_1 berkonduksi dan tegangan masukan muncul melalui beban. Selama tegangan masukan memiliki siklus setengah negatif, dioda pada konduksi tertahan (*blocking condition*) dan tegangan keluarannya nol. Bentuk gelombang untuk tegangan masukan dan keluaran ditunjukkan pada gambar 2.1b.



(a) Diagram rangkaian



(b) Bentuk gelombang

Gambar 2.1. Penyearah setengah gelombang satu fasa (a) Rangkaian penyearah, (b) bentuk gelombang

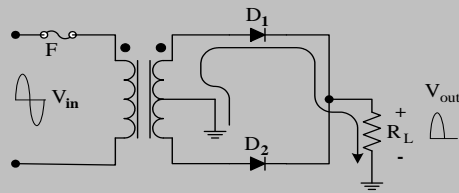
2.1.2 Penyearah Gelombang Penuh Satu Fasa

Secara umum ada dua jenis penyearah gelombang penuh satu fasa yaitu dengan menggunakan trafo tap tengah dan metode jembatan dioda.

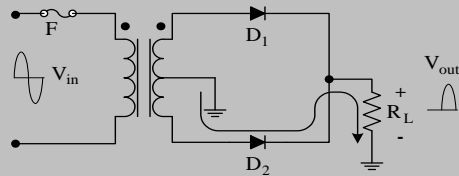
a. Penyearah Gelombang Penuh dengan Trafo CT

Gambar 2.2 menunjukkan proses output gelombang penuh hasil dari penyearah dioda yang diasumsikan ideal dengan menggunakan trafo *center-tapped* (CT). Dari gambar 2.2a terlihat bahwa ketika tegangan input sinusoidal V_{in} setengah gelombang positif, dioda D_1 dibias *forward*, dan dioda D_2 dibias *reverse*, sehingga arus mengalir dari CT trafo melalui D_1 ke beban R_L , sedangkan D_2 open. Arus ini akan menghasilkan tegangan pada beban R_L yang mempunyai bentuk sama dengan tegangan input V_{in} setengah gelombang positif.

Ketika tegangan input sinusoidal V_{in} setengah gelombang negatif pada gambar 2.2b, maka dioda D_2 dibias *forward*, dan dioda D_1 dibias *reverse*, sehingga arus mengalir dari CT trafo melalui D_2 ke beban R_L , sedangkan D_1 open. Arus ini akan menghasilkan tegangan pada beban R_L yang mempunyai bentuk setengah gelombang positif. Demikian seterusnya, sehingga membentuk deretan gelombang penuh (*full-wave*).



(a) Setengah siklus positif

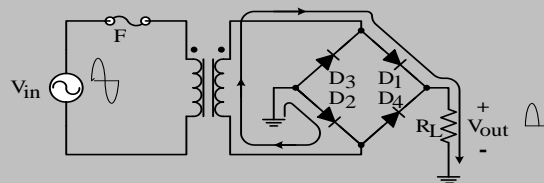


(b) Setengah siklus negatif

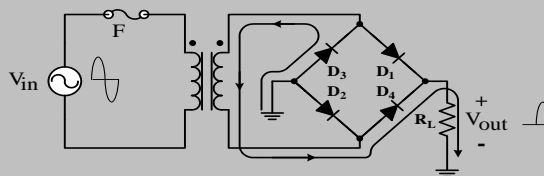
Gambar 2.2. Penyearah gelombang penuh dengan Trafo CT

b. Penyearah Gelombang Penuh dengan Dioda *Bridge*

Gambar 2.3 menunjukkan proses output gelombang penuh hasil dari penyearahan dioda yang diasumsikan ideal dengan metode *bridge*. Dari gambar 2.3a tersebut terlihat bahwa ketika tegangan input sinusoidal V_{in} setengah gelombang positif, dioda D_1 dan D_2 dibias *forward*, sedangkan dioda D_3 dan D_4 dibias *reverse*, sehingga arus mengalir ke beban R_L melalui D_1 dan D_2 . Arus ini akan menghasilkan tegangan pada beban R_L yang mempunyai bentuk sama dengan tegangan input V_{in} setengah gelombang positif.



(a) Setengah siklus positif



(b) Setengah siklus negatif

Gambar 2.3. Penyearah gelombang penuh dengan Dioda *Bridge*

Ketika tegangan input sinusoidal V_{in} setengah gelombang negatip, maka dioda D_3 dan D_4 dibias *forward*, sedangkan dioda D_1 dan D_2 dibias *reverse*, sehingga arus mengalir ke beban R_L melalui D_3 dan D_4 ditunjukkan gambar 2.3b. Arus ini akan menghasilkan tegangan pada beban R yang mempunyai bentuk setengah gelombang positif. Demikian seterusnya, sehingga membentuk deretan gelombang penuh (*full-wave*).

Arus output rata-rata adalah

$$\begin{aligned}
 I_{dc} &= \frac{2}{T} \int_0^{T/2} I_m \sin \omega t d\omega t \\
 &= \frac{1}{\pi} I_m [-\cos \omega t]_0^\pi \\
 &= \frac{2I_m}{\pi} \\
 &= 0,6366I_m \dots\dots\dots(2.1)
 \end{aligned}$$

Nilai rms arus output adalah

$$\begin{aligned}
 I_{rms} &= \left[\frac{2}{T} \int_0^{T/2} (I_m \sin \omega t)^2 d\omega t \right]^{1/2} \\
 &= \left[\frac{1}{\pi} I_m^2 \int_0^\pi (\sin \omega t)^2 d\omega t \right]^{1/2} \\
 &= \left[\frac{I_m^2}{\pi} \int_0^\pi \frac{(1 - \cos 2\omega t)}{2} d\omega t \right]^{1/2} \\
 &= \frac{I_m}{\sqrt{2}} \\
 &= 0,707I_m \dots\dots\dots (2.2)
 \end{aligned}$$

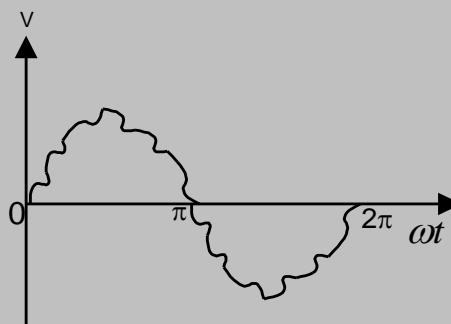
2.2. Harmonisa

Dalam sistem tenaga listrik, definisi harmonisa dapat dijelaskan sebagai komponen sinusoidal dari gelombang periodik yang memiliki frekwensi yang merupakan kelipatan integer dari frekwensi dasar. Untuk sistem tenaga dengan f_0 frekwensi dasar, frekwensi dari harmonisa orde ke-h adalah ht_0 . Harmonisa sering dipakai untuk menjelaskan gelombang sinusoidal yang menyimpang yang berhubungan dengan arus dan tegangan dari amplitudo dan frekwensi yang berbeda.

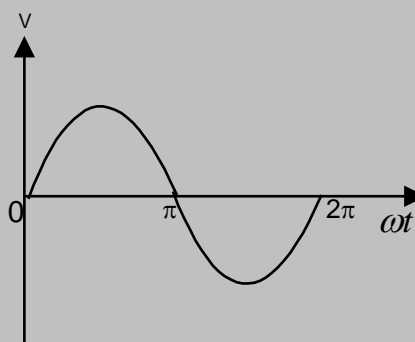
Harmonisa yang bukan kelipatan dari frekwensi fundamental biasa disebut dengan *interharmonic*, yang sebagian besar disebabkan oleh *cycloconverter*. Harmonisa dengan frekwensi di bawah frekwensi fundamental (untuk indonesia frekwensi di bawah 50Hz) disebut dengan *sub-harmonic*. Lampu yang berkedip merupakan indikasi adanya *sub-harmonic*. Selain itu penyebab lampu berkedip adalah tungku busur listrik.

Sebagian besar peralatan listrik pada sistem kelistrikan memberikan respon yang sama pada setengah periode positif dan setengah periode negatif. Pada gelombang dengan setengah periode yang simetri tidak terdapat frekwensi harmomik dengan orde genap. Untuk harmonisa kelipatan tiga dapat di atasi dengan sistem trafo tiga fasa *wye-delta* pada kondisi seimbang yang tidak diground. Hal ini dapat terjadi karena harmonisa kelipatan tiga merupakan *zero sequence*. Dengan alasan ini maka harmonisa orde genap dan harmonisa kelipatan tiga seringkali dapat diabaikan.

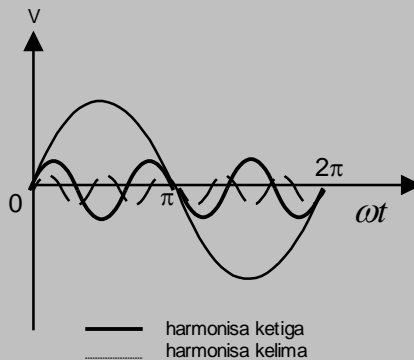
Pada sistem tenaga listrik AC ideal, energi listrik disalurkan dalam frekwensi tunggal yang konstan dan pada level tegangan yang konstan pula. Tetapi dengan perkembangan beban listrik yang semakin besar dan kompleks, terutama penggunaan beban-beban tak linier, akan menimbulkan perubahan pada bentuk gelombangnya seperti terlihat pada Gambar 2.4.



Gambar 2.4. Bentuk gelombang terdistorsi



Gambar 2.5. Bentuk gelombang pada frekwensi fundamental



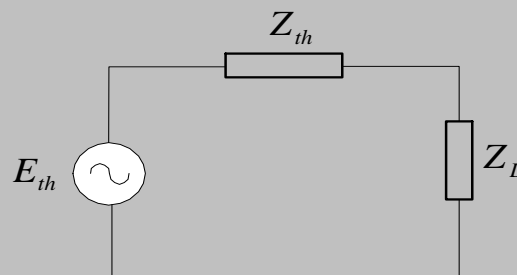
Gambar 2.6. Bentuk gelombang harmonisa

Cacat gelombang yang disebabkan oleh interaksi antara bentuk gelombang sinusoidal sistem dengan komponen gelombang lain lebih dikenal dengan harmonisa, yaitu komponen gelombang lain yang mempunyai frekwensi kelipatan integer dari komponen fundamental seperti ditunjukkan pada Gambar 2.4, 2.5, 2.6.

2.2.1 Aliran Harmonisa Pada Sistem Ketenagalistrikan

Bentuk gelombang dan arus listrik dalam sistem tenaga listrik secara ideal digambarkan sebagai gelombang sinusoidal murni. Dengan perkembangan beban listrik yang semakin kompleks terutama untuk penggunaan beban listrik tak linear maka akan timbul perubahan pada bentuk gelombang arus dan tegangan listrik sehingga menjadi tidak sinusoidal lagi.

Yang dimaksud dengan beban listrik linear adalah beban listrik yang tidak menyebabkan perubahan bentuk gelombang kelistrikan dari sistem gelombang suplai daya bolak balik yang berbentuk sinusoidal. Sedangkan beban tak linear adalah beban listrik yang bisa menyebabkan perubahan bentuk gelombang sinusoidal menjadi *non* sinusoidal. Sistem tenaga listrik sederhana dapat dimodelkan seperti Gambar 2.7.



Gambar 2.7. Rangkaian ekivalen jaring sistem tenaga listrik

Perubahan gelombang arus dan tegangan listrik pada sistem jaring listrik yang melebihi batas yang diijinkan akan menyebabkan kerugian-kerugian pada sistem jaring listrik. Karena kerugian-kerugian tersebut, maka diperlukan suatu langkah-langkah tertentu untuk mengantisipasi agar kerugian yang mungkin ditimbulkan bisa ditekan sekecil-kecilnya.

Apabila suatu sistem tenaga listrik digambarkan seperti Gambar 2.7. E_{th} adalah sumber tegangan rangkaian pengganti thevenin, yang hanya menghasilkan tegangan sinusoidal, Z_{th} adalah beban linier rangkaian pengganti Thevenin dan Z_L adalah beban tak linier.

Tegangan sumber E_{th} adalah

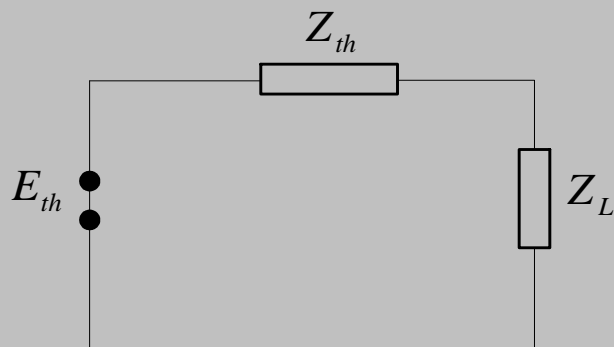
$$E_{th} = E_m \sin(m\omega t) \dots\dots\dots(2.3)$$

Arus yang diserap komponen tak linier adalah

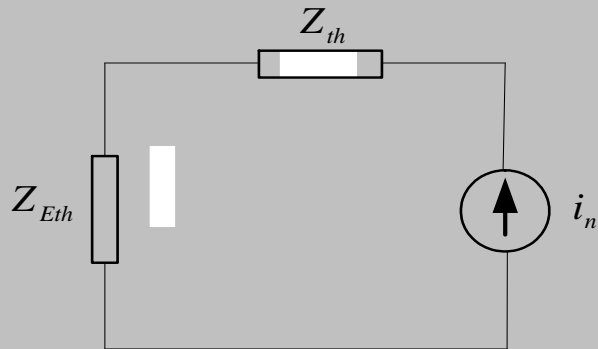
$$i(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t + \phi_n) \dots\dots\dots(2.4)$$

Untuk $n > 1$, seperti pada Gambar 2.8 harga $E_{th} = 0$ dan arus :

$$i(t) = \sum_{n=2}^{\infty} I_n \sin(n\omega t + \phi_n) \dots\dots\dots(2.5)$$



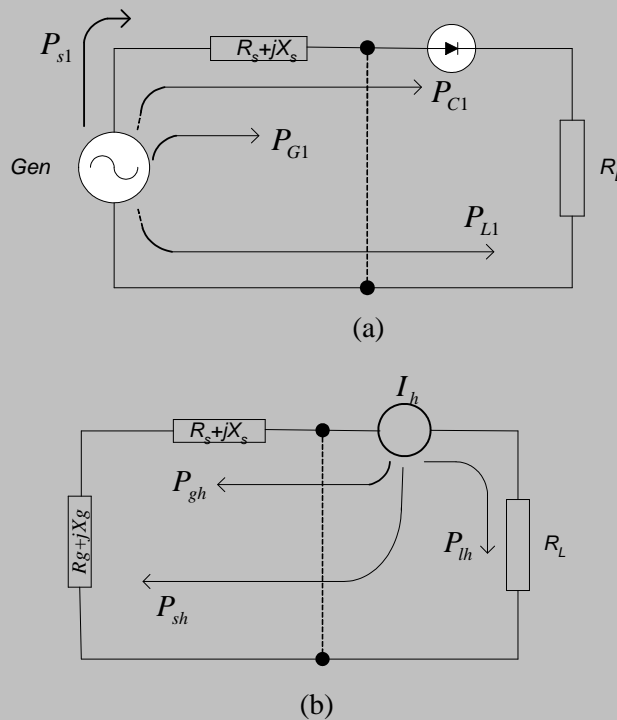
Gambar 2.8. Rangkaian pengganti untuk $n > 1$



Gambar 2.9. Elemen tidak linier sebagai sumber harmonisa.

Rangkaian pengganti untuk kondisi ini digambarkan pada Gambar 2.9 terlihat bahwa $i(t)$ tetap ada meskipun $E_{th}=0$. Karena nilai $i(t)$ tetap maka elemen Z_L dapat dipandang sebagai sumber arus. Dan generator dipandang sebagai impedansi Z_{Eth}

Untuk menggambarkan hubungan antara aliran daya pada frekwensi fundamental dan aliran daya pada frekwensi harmonisa, dapat dilihat pada Gambar 2.10. Sistem mempunyai sumber tegangan dari generator yang memberikan suplai tegangan sinusoidal murni, daya dialirkan melalui suatu jaring listrik dengan impedansi $R_s + jX_s$. Beban sistem ini berupa konverter yang mengontrol beban R_L



Gambar 2.10. (a) Aliran daya fundamental , (b) Aliran daya harmonisa

Aliran daya pada sistem tenaga AC, terdiri dari aliran daya fundamental dan aliran daya harmonisa. Konverter berperan sebagai sumber arus harmonisa. Selama tegangan generator sinusoidal murni maka generator hanya memberikan suplai daya fundamental dan digambarkan sebagai sebuah impedansi pada frekwensi harmonisa. Sebagian daya fundamental ditransformasikan dalam bentuk daya harmonisa, yaitu dalam bentuk P_{sh} (resistansi sistem) dan P_{gh} (resistansi generator) dan sebagian lagi mengalir ke beban yaitu P_{lh} .

Dalam sistem tiga fasa, perhitungan untuk harmonisa genap diabaikan karena resultan harmonisa ini dengan komponen fundamental menghasilkan bentuk gelombang yang simetris pada π dalam sumbu bidang kompleks, urutan fasa tegangan dalam sistem tiga fasa dapat dinyatakan dalam persamaan

$$E_R(t) = E_{1m} \sin(\omega t) + E_{3m} \sin(3\omega t) + E_{5m} \sin(5\omega t) + \dots + E_{nm} \sin(n\omega t) \dots\dots\dots(2.6)$$

$$E_S(t) = E_{1m} \sin(\omega t - 2\pi/3) + E_{3m} \sin(3\omega t - 2\pi/3) + E_{5m} \sin(5\omega t - 2\pi/3) + \dots + E_{nm} \sin(n\omega t - 2\pi/3) \dots\dots\dots(2.7)$$

$$E_T(t) = E_{1m} \sin(\omega t - 4\pi/3) + E_{3m} \sin(3\omega t - 4\pi/3) + E_{5m} \sin(5\omega t - 4\pi/3) + \dots + E_{nm} \sin(n\omega t - 4\pi/3) \dots\dots\dots(2.8)$$

dengan n adalah bilangan ganjil.

Pada sistem tiga fasa seimbang, arus yang terdistorsi pada setiap fasa akan mempunyai bentuk gelombang yang sama, dan dianggap bahwa arus tiap fasa merupakan fungsi ganjil, agar analisis sederhana.

$$i_R(t) = i_{1m} \sin(\omega t) + i_{3m} \sin(3\omega t) + i_{5m} \sin(5\omega t) + \dots + i_{nm} \sin(n\omega t) \dots\dots\dots(2.9)$$

Seperti persamaan di atas arus fasa S tertinggal sebesar 1/3 periode arus fasa R dan fasa T tertinggal 2/3 periode dari fasa R.

$$i_S(t) = i_{1m} \sin(\omega t - 2\pi/3) + i_{3m} \sin(3\omega t - 2\pi/3) + i_{5m} \sin(5\omega t - 2\pi/3) + \dots + i_{nm} \sin(n\omega t - 2\pi/3) \dots\dots\dots(2.10)$$

$$i_T(t) = i_{1m} \sin(\omega t - 4\pi/3) + i_{3m} \sin(3\omega t - 4\pi/3) + i_{5m} \sin(5\omega t - 4\pi/3) + \dots + i_{nm} \sin(n\omega t - 4\pi/3) \dots\dots\dots(2.11)$$

Persamaan penjumlahan harmonisa :

$$i_R(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t) \dots\dots\dots(2.12)$$

$$i_s(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t - 2\pi/3) \dots\dots\dots(2.13)$$

$$i_T(t) = \sum_{n=1}^{\infty} I_n \sin(n\omega t - 4\pi/3) \dots\dots\dots(2.14)$$

Apabila masing-masing komponen harmonisa ditransformasikan kedalam komponen-komponen urutan nol, positif, dan negatif maka didapatkan

$$I_n^{0,1,2} = A^{-1} I_n^{a,b,c} \dots\dots\dots(2.15)$$

Dengan :

$I_n^{0,1,2}$ = Komponen urutan positif, negatif, dan nol dari harmonisa ke-n

$$A^{(-1)} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & a & a^2 \\ 1 & a^2 & a \end{bmatrix} \dots\dots\dots(2.16)$$

$I_n^{a,b,c}$ = Komponen urutan positif, negatif, dan nol dari fasa a,b,c sehingga diperoleh orde harmonisa seperti terlihat pada tabel 2.1 berikut.

Tabel 2.1. Orde harmonisa berdasarkan urutan

Harmonisa	Urutan
1,4,7,10,13,.....,3k-2	Positif
2,5,8,11,.....,3k-1	Negatif
3,6,9,12,15,.....,3k	Nol

Dengan demikian dalam analisis harmonisa dapat diambil analogi dari teori komponen simetri, yaitu masing-masing komponen harmonisa ditransformasikan kedalam komponen-komponen urutan nol, positif, negatif.

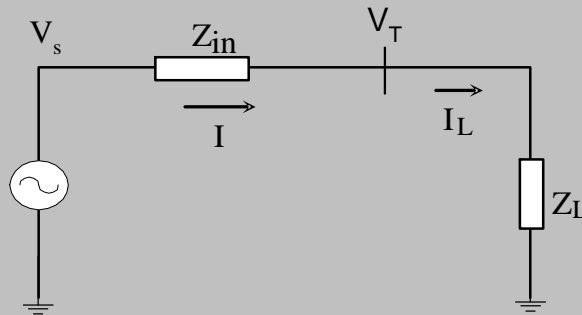
2.2.2 Sumber-Sumber Harmonisa

Peralatan-peralatan yang digunakan pada sistem tenaga listrik dapat menjadi sumber-sumber harmonisa seperti :

- a. Konverter

Untuk melihat pengaruh konverter terhadap sistem tenaga maka diambil suatu rangkaian jaring listrik sederhana yang terdiri atas generator, impedansi Z_{in} , beban Z_L , dan konverter.

Untuk rangkaian kesatu, rangkaian tanpa menggunakan konverter seperti terlihat dalam Gambar 2.11 adalah sebagai berikut :



Gambar 2.11. Gambar jaring tanpa beban konverter

Dari rangkaian sederhana di atas bila tegangan dan arus dari generator merupakan gelombang sinusoidal maka arus yang mengalir melalui beban juga sinusoidal.

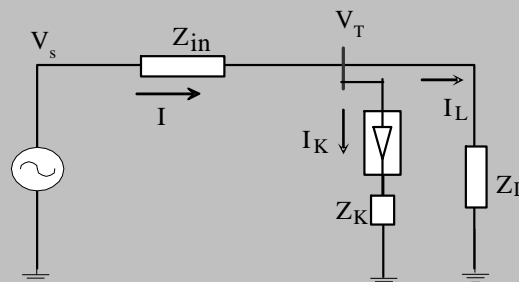
Tegangan busbar V_T dinyatakan oleh persamaan :

$$V_T = V_s - IZ_{in} \quad \dots\dots\dots(2.17)$$

Arus yang mengalir pada jaring dinyatakan oleh :

$$I = I_L = V_s / (Z_{in} + Z_L) \quad \dots\dots\dots(2.18)$$

Untuk rangkaian kedua dalam sistem jaring sederhana di atas dimasukkan beban konverter sebagai berikut :



Gambar 2.12. Gambar sistem Jaring dengan beban tambahan konverter

Dari Gambar 2.11 di atas dapat dilihat bahwa besarnya arus jala-jala (I) dengan sama arus beban (I_L) sehingga dapat dituliskan $I = I_L$. Sehingga jika arus jala-jala adalah sinusoidal maka arus beban juga sinusoidal juga.

Sedangkan untuk Gambar 2.12 dengan adanya beban non linear yang berupa konverter maka arus jala-jala menjadi :

$$I = I_L - I_K \dots\dots\dots(2.19)$$

Karena bentuk gelombang arus I_K adalah tidak sinusoidal maka arus jala-jala juga menjadi tidak sinusoidal. Kemudian tegangan busbar menjadi :

$$V_T = V_s - (I_L - I_K)Z_{in} \dots\dots\dots(2.20)$$

Karena arus jala-jala tidak sinusoidal maka tegangan busbar juga tidak sinusoidal. Tegangan busbar yang tidak sinusoidal menyebabkan arus yang mengalir melalui beban Z_L tidak sinusoidal lagi.

b. Transformator

Pada saat tidak berbeban tegangan primer trafo sebanding dengan emf balik karena efek resistansi belitan dan reaktansi bocor diabaikan pada arus rendah.

Tegangan tersebut dituliskan sebagai :

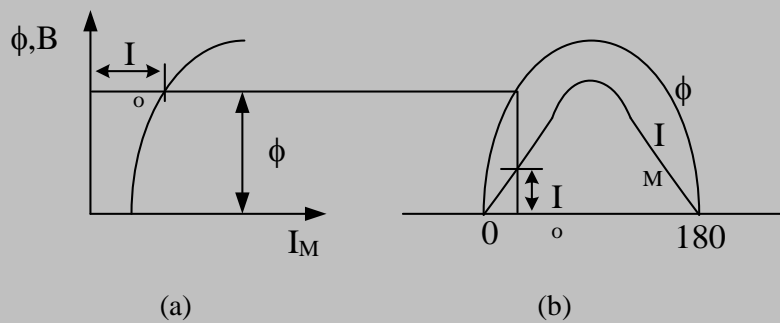
$$V_1 = -e = -E_m \sin \omega t = N_1 \frac{d\phi}{dt} \dots\dots\dots(2.21)$$

Sehingga dari persamaan di atas didapatkan fluks rata-rata :

$$\phi = -\int \frac{e_1}{N_1} dt = \frac{E_m}{N_1} \cos \omega t = \phi_m \cos \omega t \dots\dots\dots(2.22)$$

Berarti bahwa tegangan primer yang sinusoidal akan menghasilkan fluks yang sinusoidal pula pada kondisi transformator tanpa beban.

Pada inti ideal tanpa rugi histerisis hubungan fluks ϕ dan arus magnetisasi I_m ditentukan oleh kurva magnetisasi bahan yang digunakan pada laminasi seperti terlihat pada Gambar 2.13.



Gambar 2.13. Magnetisasi transformator (a) kurva magnetisasi, (b) fluks dan gelombang arus magnetisasi

Distorsi yang disebabkan oleh harmonisa akan menyebabkan bentuk gelombang tegangan menjadi tidak sinusoidal. Untuk menjaga agar tegangan suplai tetap sinusoidal maka digunakan belitan delta bintang untuk menangkap harmonisa ketiga.

c. Mesin-Mesin Berputar

Generator sinkron dan motor induksi secara umum menghasilkan sejumlah harmonisa. Pada generator sinkron harmonisa disebabkan oleh kejenuhan dan distribusi fluks yang tidak sinusoidal. Sehingga dibangkitkan emf nonsinusoidal yang akan menghasilkan arus harmonisa bila dibebani.

Untuk menghasilkan tingkat distorsi yang sekecil mungkin sehingga dapat diabaikan, dalam pembuatan generator sinkron memperhatikan hal-hal sebagai berikut :

1. Distribusi kerapatan fluks pada celah udara dibuat mendekati sinusoidal.
2. Menggunakan hubungan Y pada stator hingga tidak muncul harmonisa ketiga pada terminal generator.
3. Susut konduktor kumparan (*Coil pitch*) dibuat kurang dari 180^0 sudut listrik, hal ini untuk mengurangi magnitudo harmonisa.

d. Tanur Busur Listrik

Tanur busur listrik digunakan untuk melebur bijih besi dalam industri logam. Tanur busur listrik adalah elemen tidak linear, yang mengakibatkan harmonisa timbul pada jaring yang terhubung dengan tanur tersebut. Penggunaan tanur busur listrik seringkali menimbulkan gangguan terhadap jaring, gangguan tersebut antara lain :

1. Distorsi tegangan.
2. Tegangan kedip.
3. Goncangan frekwensi.
4. Ketidaksimetrian tegangan.

2.2.3 Besaran-Besaran Harmonisa

Besaran-besaran harmonisa yang digunakan dalam sistem tenaga listrik adalah

a. Total Harmonic Distortion (THD)

Dalam efek harmonisa khusus pada sistem ketenagalistrikan, dipakai istilah *Total Harmonic Distortion* (THD), yang didefinisikan sebagai presentasi total komponen harmonisa terhadap komponen fundamental. *Total harmonic distortion* (THD) dirumuskan sebagai

$$THD = \frac{\sqrt{\sum_{n=2}^k U_n^2}}{U_1} \times 100\% \dots\dots\dots(2.23)$$

Dengan :

U_n = Komponen Harmonisa ke-n

U_1 = Komponen tunggal

k = Komponen harmonisa orde tinggi

Batasan nilai THD dapat dilihat pada tabel 2.2 berikut.

Tabel 2.2. Limit Distorsi Arus Untuk Sistem Distribusi (120 V-69 kV) menurut IEEE 519-992

Maximum Harmonic Current Distortion in Percent of I_L						
I_{SC}/I_L	Individual Harmonic Order (Odd Harmonic)					
	<11	$11 \leq h \leq 17$	$17 \leq h \leq 23$	$23 \leq h \leq 35$	$35 \leq h$	TDD
< 20*	4,0	2,0	1,5	0,6	0,3	5,0
20-50	7,0	3,5	2,5	1,0	0,5	8,0
50-100	10,0	4,5	4,0	1,5	0,7	12,0
100-1000	12,0	5,5	5,0	2,0	1,0	15,0
> 1000	15,0	7,0	6,0	2,5	1,4	20,0
Even harmonic are limited to 25% of the odd harmonic above.						
Current distortion that result in a dc, e.g. half-wave converters, are not allowed.						
*All power generation equipment is limited to these values of current distortion regardless of the actual I_{SC}/I_L .						
Where :						
I_{SC}	=	maximum short circuit at PCC				
I_L	=	maximum demand load current (fundamental frequency component) at PCC				

Perhitungan di atas tidak sama untuk tiap negara, tergantung standar mana yang dipakai. Sebagai contoh di bawah ini digunakan standar dari IEEE 519-992. Ada dua kriteria yang digunakan dalam analisis distorsi harmonisa, yaitu limitasi untuk distorsi

arus dan limitasi untuk distorsi tegangan. Pada setiap negara standar yang dipakai tidak selalu sama dalam hal ini diberikan contoh standar IEEE-519-1992.

Tabel di atas memuat standar limitasi untuk distorsi arus. Rasio I_{SC}/I_L adalah arus hubung singkat pada poin *of common coupling* terhadap arus beban nominal pada frekwensi fundamental. Dalam tabel tersebut tegangan yang dipakai adalah 120 V sampai 69 KV. Untuk tegangan 69 KV sampai dengan 161 KV dipakai standar limitasi subtransmission sistem.

Untuk limitasi distorsi tegangan, maka tabel 2.3 di bawah ini memuat standar limitasi distorsi tegangan PCC.

Tabel 2.3. Limit Distorsi Tegangan menurut IEEE 519-992

Bus Voltage at PCC	Individual Voltage Distortion (%)	THD (%)
69 KV ke bawah	3,0	5,0
69 KV sampai 161 KV	1,5	2,5
161 KV ke atas	1,0	1,5

b. Total Demand Distortion (TDD)

Total demand distortion (TDD) adalah distorsi harmonisa total terlihat pada persamaan di bawah ini :

$$TDD = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_L} \dots\dots\dots(2.24)$$

dengan I_L adalah arus beban *demand* maksimum (15- atau 30- menit *demand*) pada frekwensi dasar di PCC (*point of common coupling*), dihitung sebagai arus rata-rata dari beban maksimum. Konsep TDD ini relevan dengan aplikasi dari IEEE Standart 519.

c. Faktor Pengaruh Telepon

Faktor pengaruh telepon (*TIF*) adalah pengukuran yang digunakan untuk menjelaskan *noise* (gangguan) telepon yang berasal dari arus dan tegangan harmonisa dalam sistem tenaga. TIF dapat diatur berdasarkan sensitifitas sistem telepon dan sistem pendengaran manusia terhadap *noise* pada frekwensi yang bervariasi. Dapat dijelaskan sebagai berikut :

$$TIF_V = \frac{\sqrt{\sum_{h=1}^{\infty} (w_h V_h)^2}}{V_{rms}} \text{ atau } TIF_I = \frac{\sqrt{\sum_{h=1}^{\infty} (w_h I_h)^2}}{I_{rms}} \dots\dots\dots(2.25)$$

Dengan w_h adalah laporan bobot untuk suara dan efek kopling induktif pada frekwensi harmonisa orde ke- h . TIF merupakan variasi dari THD yang telah dijelaskan di atas bahwa akar dari penjumlahan kuadrat adalah bobot menggunakan faktor yang akan berpengaruh pada *voiceband*.

d. V.T dan I.T

Indeks distorsi yang lain adalah interferensi harmonisa pada rangkaian audio yang mirip dengan TIF yaitu hasil dari $V.T$ dan $I.T$, dengan V adalah tegangan rms (volt) dan I adalah arus rms (ampere). Di jelaskan pada persamaan di bawah ini :

$$V.T = \sqrt{\sum_{h=1}^{\infty} (w_h V_h)^2} \text{ atau } I.T = \sqrt{\sum_{h=1}^{\infty} (w_h I_h)^2} \dots\dots\dots(2.26)$$

Dengan w_h adalah seperti dijelaskan di atas. Apabila $kV.T$ atau $kI.T$ yang digunakan, maka indeks harus dikalikan dengan faktor sebesar 1000. Persamaan (2.25) menunjukkan bahwa indeks ini terenyata adalah merupakan produk dari tegangan atau arus harmonisa dan yang berhubungan dengan pengaruh telepon.

Dengan mengamati persamaan (2.25) dan (2.26) kita akan dapatkan :

$$TIF_V \cdot V_{rms} = V.T \text{ dan } TIF_I \cdot I_{rms} = I.T \dots\dots\dots(2.27)$$

e. Faktor-K Tansformator

Faktor K dari transformator adalah indeks yang digunakan untuk menghitung *derating of standart tarnsformator* selama terdapat arus harmonisa. Persamaan faktor-K adalah sebagai berikut :

$$K = \frac{\sum_{h=1}^{\infty} h^2 (I_h / I_1)^2}{\sum_{h=1}^{\infty} (I_h / I_1)^2} \dots\dots\dots(2.28)$$

Dengan h adalah orde harmonisa dan I_h/I_1 adalah distorsi arus harmonisa individu (2.27), dihitung berdasarkan asumsi bahwa kerugian *eddy current* pada lilitan transformator oleh

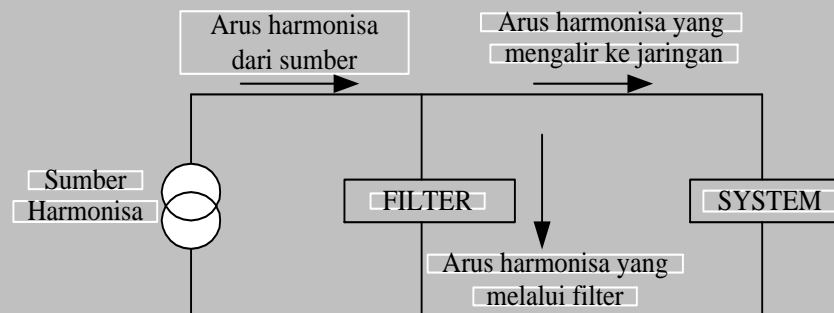
tiap komponen arus harmonisa adalah sesuai dengan kuadrat orde harmonisa dan kuadrat magnitudo komponen harmonisa.

2.3. Filter

Tujuan pokok dari filter harmonisa adalah untuk mengurangi amplitudo dari suatu gelombang arus atau tegangan yang mempunyai frekwensi tertentu. Dengan penambahan filter harmonisa seperti Gambar 2.15 pada suatu sistem tenaga listrik yang mengandung sumber-sumber harmonisa, maka penyebaran arus harmonisa keseluruhan jaring dapat ditekan sekecil mungkin. Secara umum filter harmonisa dalam sistem tenaga dibedakan menjadi dua yaitu:

1. Filter pasif
2. Filter aktif

Kemudian Gambaran dari kedua jenis filter itu akan dijelaskan dalam penjelasan Gambar 2.15 di bawah ini.

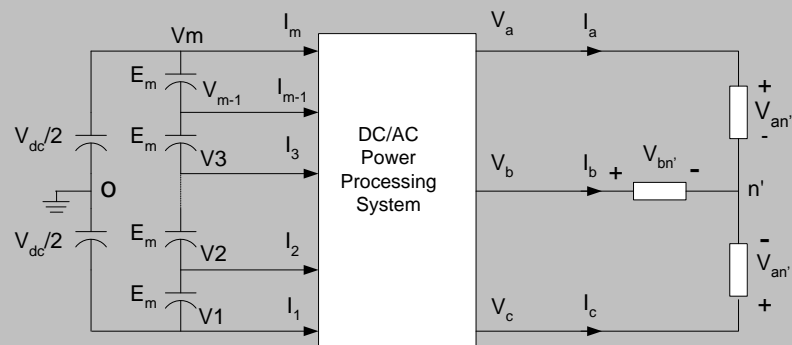


Gambar 2.15. Pemasangan filter harmonisa pada suatu sistem tenaga listrik

BAB 3 METODA PENELITIAN

3.1. Konsep Multilevel

Konsep multilevel bisa diaplikasikan pada inverter maupun penyearah. Untuk menjelaskan konsep dari multilevel ini akan digunakan inverter sebagai

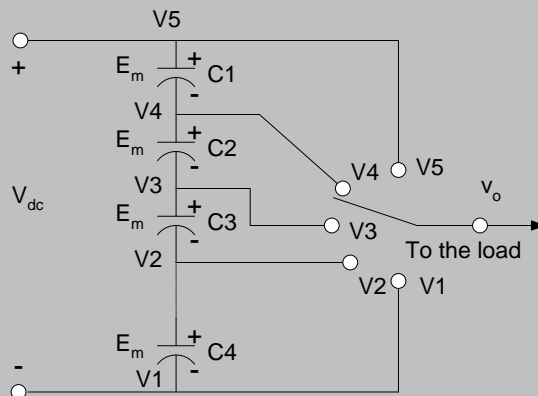


Gambar 3.1. Konfigurasi Multilevel Inverter 3 fasa

contoh, namun pada konsep dasar multilevel pada inverter maupun penyearah adalah sama. Konfigurasi secara umum dari multilevel inverter ditunjukkan pada Gambar 3.1.

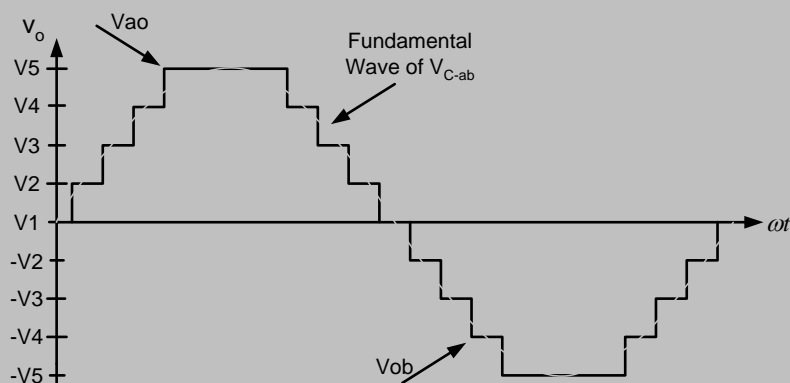
Pada Gambar 3.1 tampak bahwa terdapat hubungan seri kapasitor dimana pada setiap kapasitor terdapat beda tegangan sebesar E_m , besar tegangan $E_m = V_{dc}/(m-1)$ (m disini menunjukkan jumlah level). Istilah level disini tergantung pada jumlah *node* yang terhubung dengan inverter. Setiap m level inverter membutuhkan $(m-1)$ buah kapasitor.

Proses pembentukan tegangan output dari multilevel inverter ini lebih jelas dapat ditunjukkan pada Gambar 3.2.



Gambar 3.2. Proses *switching* multilevel inverter

Dari Gambar 3.2 dapat dijelaskan bahwa tegangan output V_0 yang akan dihasilkan nilainya akan bervariasi dari V_1 – V_5 tergantung dari posisi *switch*. Dengan



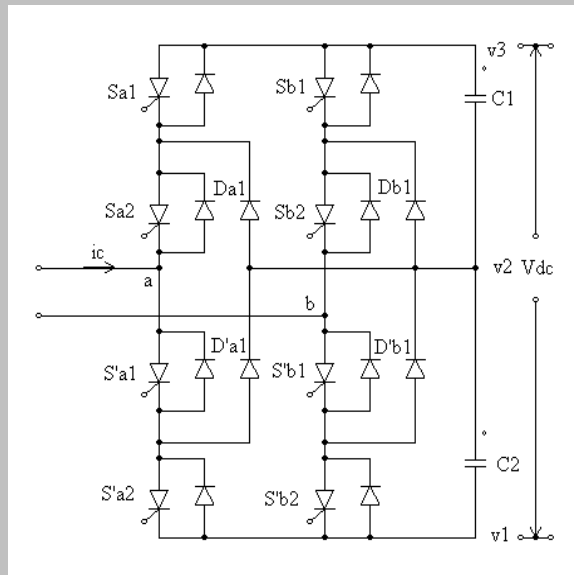
Gambar 3.3. Bentuk gelombang tegangan output inverter lima level mengatur jalan *switch* inverter ini akan terbentuk keluaran tegangan lima level seperti yang ditunjukkan pada Gambar 3.3.

3.1.1. Tipe Multilevel Inverter

Secara umum terdapat 3 macam tipe inverter multilevel yaitu:

a. Diode-Clamped

Inverter tiga level dengan *dioda-clamped* pertama dipakai pada tahun 1981 oleh Nabae, Takashi, dan Akagi. Konfigurasi dari inverter tiga level dengan *dioda-clamped* (sering juga disebut *neutral point clamped*) ditunjukkan pada Gambar 3.4 ditunjukkan satu fasa saja untuk mempermudah konfigurasinya.



Gambar 3.4 Rangkaian Inverter tiga level *diode-clamped*

Pada Gambar 3.4 tersebut dapat dilihat bahwa tegangan *dc-link* (V_{dc}) terpisah menjadi tiga level tegangan oleh dua buah kapasitor C_1 dan C_2 yang terhubung seri. Titik pusat n didefinisikan sebagai titik netral. Jika dibandingkan dengan metode inverter dua level perbedaaan mendasar terletak pada *diode-clamped* (D_{a1} , D_{b1} , D'_{a1} dan D'_{b1}) yang berfungsi mengatur tegangan *dc-link* menjadi separuh level tegangan.

Inverter tiga level menghasilkan tiga level output yang berbeda yaitu V_{dc} , $V_{dc}/2$, dan 0 . Tabel 3.1 menunjukkan proses *switching* dari inverter 3 level ini. Ketika saklar S_{a1} dan S_{a2} di-*on*-kan maka besar tegangan pada titik a adalah V_{dc} . Pada saat saklar S_{a2} dan S'_{a1} di-*on*-kan maka tegangan pada titik a bernilai $V_{dc}/2$. Sedangkan ketika saklar S'_{a1} dan S'_{a2} di-*on*-kan maka tegangan pada titik a adalah 0 . Sehingga jika tegangan output kita ambil dari titik a dan titik n maka akan terbentuk tegangan keluaran V_{an} dengan 3 level tegangan berbeda yaitu V_{dc} , $V_{dc}/2$, dan 0

Tabel 3.1 Proses *switching* inverter *diode-clamped* 3 level

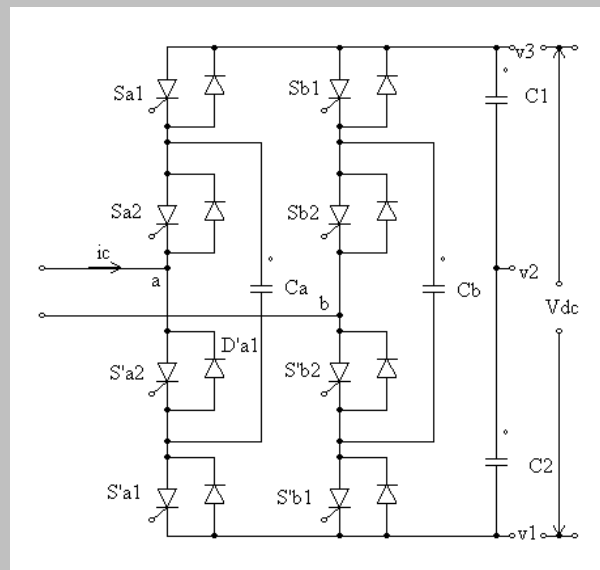
$V_{\text{output}} (V_{\text{an}})$	S_{a1}	S_{a2}	S'_{a1}	S'_{a2}
$V_3=V_{\text{dc}}$	1	1	0	0
$V_2=V_{\text{dc}}/2$	0	1	1	0
$V_1=0$	0	0	1	1

Pada inverter tiga level membutuhkan lebih banyak komponen dibandingkan inverter dua level, tetapi pemilihan saklar aktif bisa berbeda. Setiap saklar aktif dibutuhkan untuk menahan level tegangan sebesar $V_{\text{dc}}/(m-1)$, dengan m adalah jumlah level tegangan inverter. Maka dari itu komponen aktif dari inverter tiga level dibutuhkan untuk menahan separuh level tegangan *dc-link*. Jika pada setiap dioda penahan memiliki rating tegangan yang sama dengan saklar aktif maka pada setiap fasa dibutuhkan $N_D = (m-1) \times (m-2)$ dioda penahan. Dengan demikian semakin tinggi level tegangan akan dibutuhkan lebih banyak lagi komponen diode sehingga rangkaian inverter akan lebih kompleks.

b. flying-capacitor

Inverter tiga level *flying-capacitor* atau sering juga disebut *capacitor-clamped* menghasilkan tiga level tegangan seperti dengan *diode-clamped* yaitu V_{dc} , $V_{\text{dc}}/2$, dan 0. Rangkaian dari inverter tiga level dengan *flying-capacitor* ini ditunjukkan pada Gambar 3.5.

Pada dasarnya pada metode ini hampir memiliki struktur yang sama bila dibandingkan dengan struktur dari *diode-clamped*, hanya dengan mengganti 4 buah diode dengan 2 buah kapasitor. Meskipun memiliki struktur yang sama prinsip pengontrolan berbeda. Pada *flying-capacitor*, untuk level tegangan V_{dc} saklar S_{a1} dan S_{a2} dalam keadaan *on*. Untuk level tegangan $V_{\text{dc}}/2$ saklar S_{a1} dan



Gambar 3.5. Rangkaian inverter tiga level dengan *flying-capacitor*

S'_{a2} dalam keadaan *on* dan untuk level tegangan 0 saklar S'_{a1} dan S'_{a2} dalam keadaan *on*. Ketika saklar S_{a1} dan S'_{a2} dalam keadaan konduksi maka *flying-capacitor* C_a akan dalam keadaan *charged* begitu juga sebaliknya S'_{a1} dan S_{a2} , sedangkan ketika saklar dalam keadaan konduksi maka *flying-capacitor* C_b akan dalam keadaan *discharged* dan demikian juga sebaliknya S'_{b1} dan S_{b2} . Dengan pemilihan kombinasi yang tepat untuk level tegangan nol ini maka pengisian dari kapasitor akan terkontrol.

Tabel 3.2 Proses *switching* inverter *flying-capacitor* 3 level

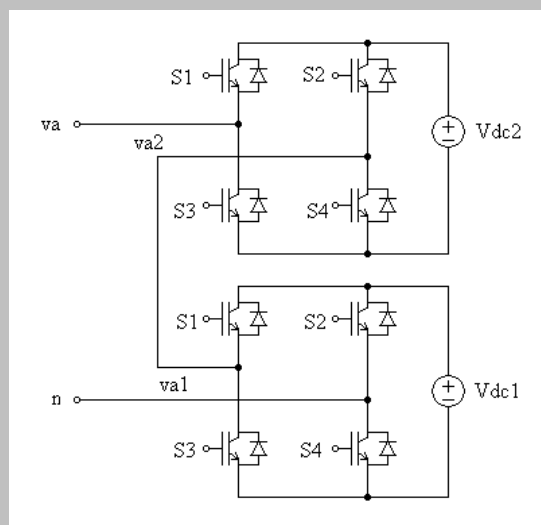
$V_{\text{output}} (V_{\text{an}})$	S_{a1}	S_{a2}	S'_{a1}	S'_{a2}
$V3=V_{\text{dc}}$	1	1	0	0
$V2=V_{\text{dc}}/2$	1	0	0	1
$V1=0$	0	0	1	1

Sama seperti pada *diode-clamped*, pada inverter *flying-capacitor* tiga level ini juga membutuhkan lebih banyak komponen dibandingkan dengan inverter dua level. Untuk m -level tegangan membutuhkan total $N_C = (m-1)(m-2)/2$ *flying-capacitor* pada setiap phasadan $(m-1)$ *dc-link capacitor* dengan catatan

rating tegangan pada masing-masing kapasitor sama dengan rating tegangan *main switch*.

c. Cascade

Banyak cara untuk mengimplementasikan metode *cascade*, salah satu metode didasarkan pada inverter satu fasa terhubung seri dengan sumber dc yang terpisah seperti yang ditunjukkan pada Gambar 3.6.



Gambar 3.6. Inverter satu fasa berdasarkan metode *series connection based* dengan sumber dc terpisah.

Pada Gambar 3.6 menggambarkan bagian satu fasa dari inverter tiga level dengan dua sel pada tiap phase. Tegangan phase dari model semacam ini merupakan penjumlahan dari tegangan yang dihasilkan pada setiap sel. Setiap sel menghasilkan tegangan tiga level (V_{dc} , 0, $-V_{dc}$) dari tegangan output V_{an} . Perlu dicatat bahwa untuk metode *series connection* ini membutuhkan beberapa sumber dc yang harus dioperasikan.

3.2.2 Rangkaian Kontrol

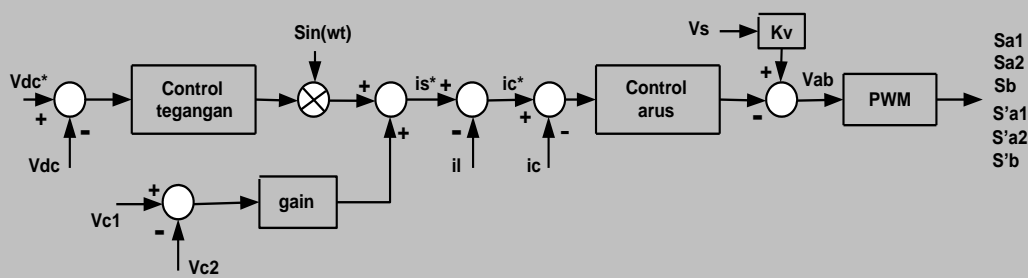
Adopsi Inverter yang dioperasikan sebagai filter aktif untuk menghilangkan harmonisa yang timbul oleh beban non linear. Beban arus *non linear* dapat dituliskan sebagai arus fundamental aktif, arus fundamental reaktif,

dan arus harmonik. Berdasarkan deret fourier analisis beban arus non linear yang periodik dituliskan sebagai berikut:

$$\begin{aligned}
 i_L(t) &= \sum_{n=1}^{\infty} I_{L,n} \sin(n\omega t + \theta_n) \\
 &= I_{L,1} \cos \theta_1 \sin \omega t + I_{L,1} \sin \theta_1 \cos \omega t \\
 &\quad + \sum_{n=2}^{\infty} I_{L,n} \sin(n\omega t + \theta_n) \\
 &= i_{L,p}(t) + i_{L,q}(t) + i_{L,h}(t)
 \end{aligned}
 \tag{3.1}$$

Dengan ω adalah frekuensi angular pada harmonisa fundamental, θ_n dan $I_{L,n}$ pergeseran sudut fasa ke n dan amplitude arus harmonisa ke n . Kemudian $i_{L,p}(t)$, $i_{L,q}(t)$ dan $i_{L,h}(t)$ adalah arus aktif, arus reaktif, dan arus harmonisa yang timbul dari beban non linear.

Sumber arus AC diatur menjadi gelombang sinus dengan batasan distorsi harmonisa. Sumber tegangan AC hanya mensuplai arus fundamental aktif dari beban. Harmonik dan arus reaktif yang ditimbulkan oleh beban non linear dikompensasi oleh filter aktif. Karena *power semiconductor* tidak ideal saat *switching* konduksi, *losses* dalam inverter sudah diperhitungkan dalam desain saat kompensasi arus. Untuk mengkompensasi *losses* inverter, arus aktif fundamental haruslah dihasilkan dari sumber AC. Untuk menjaga agar dc bus tetap constant.



Gambar 3.10. Blok diagram rangkaian kontrol

Hasil dari kompensasi arus pada filter aktif adalah sebagai berikut:

$$i_C(t) = i_{loss}(t) - i_{L,q}(t) - i_{L,h}(t)
 \tag{3.2}$$

Dengan $i_{loss}(t)$ adalah untuk kompensasi arus aktif fundamental pada *losses* inverter. Apabila kompensasi arus dikontrol mengikuti injeksi arus, arus sumber

AC hanya berisi arus aktif yang kecil $i_{loss}(t)$ untuk mengkompensasi *losses* inverter dan beban arus aktif $i_p(t)$. Titik netral penyeimbang *voltage* dipasang dalam *scheme control* untuk menyeimbangkan titik netral tegangan, oleh karena itu sebuah arus DC yang berhubungan dengan gap $V_{c1}-V_{c2}$ ditambahkan sebagai arus penyeimbang sehingga dapat dituliskan sebagai berikut:

$$i_C^*(t) = i_{loss}(t) - i_{L,q}(t) - i_{L,h}(t) + k(V_{C1} - V_{C2}) \quad \dots\dots\dots(3.3)$$

Fundamental arus reaktif dan arus harmonisa dari beban *non linear* diperoleh pada *control* arus beban *non linear*, i_1 diukur dan dikurangi dengan arus *command* i_s^* untuk membentuk referensi arus i_c^* . Arus *line command* diperoleh dari kontrol volt *Dc-link*, kompensasi arus *command* harus diperoleh dari perhitungan arus *line command*, perhitungan arus beban *non linear* pada kompensasi tegangan titik netral.

$$i_C^*(t) = \left[\left(kp\Delta V_{dc} + ki \int \Delta V_{dc} dt \right) e(t) \right] - i_L + k(V_{C1} - V_{C2}) \quad \dots\dots\dots(3.4)$$

Dengan $\Delta V_{dc} = V_{dc}^* - V_{dc}$ adalah selisih yang ditambahkan dengan integral tegangan yang digunakan pada *outer low-bandwidth control* untuk memperoleh referensi arus *line* untuk mensupply arus fundamental aktif dari beban *non linear* dan mengkompensasi *losses* inverter. Sebuah generator berbentuk gelombang berdasarkan rangkaian fasa *loop* digunakan untuk menghasilkan sebuah gelombang sinusoidal $e(t)$ dalam fasa dengan tegangan utama. Pergeseran fasa indikator, *counter* dari *digital to analog converter* digunakan dalam saluran fasa *loop*. Gambar 3.10 menunjukkan sebuah *block diagram* dan sebuah *scheme control* untuk operasi filter daya aktif. Arus *Carrier-based* kontrol digunakan untuk menjejaki arus kompensasi yang diharapkan. *Scheme* segitiga sinus PWM dipakai untuk menghasilkan signal penghubung pada *power switch*.

DAFTAR PUSTAKA

- Bor-Ren Lin, Tsung-Yu Yang, 73 (2005), "Implementation of active power filter with asymmetrical inverter", *ELSEVIER*. 227-237.
- Teresa Esther Nunes-Zuniga, 17 2 (2002), "Shunt Active Power Filter Synthesizing Resistive loads", *IEEE Transaction On Power Electronics*. 273-277.
- P.S. Sensarma, K.R. Padiyar, V. Ramanarayanan, 16 2 (2001), "Analysis and performance evaluation of a distribution STATCOM for compensating voltage fluctuations", *IEEE Trans. Power Deliv*. 259-264.
- B. Han, S. Baek, H. Kim, G. Karady, 17 2 (2002), "Dynamic characteristic analysis of SSSC based on multibridge inverter", *IEEE Trans. Power Deliv*. 623-629.
- K. K. Sen, A.J.F. Keri, 18 1 (2003), "Comparison of field results and digital simulation results of voltage-sourced converter-based FACTS controllers" ,*IEEE Trans. Power Deliv*. 300-306.
- C. K. Lee, S.K. Leung, S.Y. Ron Hui, 18 4 (2003), "H. Shu-Hung Chung, Circuitlevel comparison of STATCOM technologies", *IEEE Trans. Power Electron*. 1084-1092.

Lampiran : 1 Justifikasi Anggaran Penelitian

Rancangan Anggaran

1. Honorarium							
Honor	Honor/Jam	Waktu Jam/minggu	jml minggu	Honorium per bulan (Rp)			
				Bulan 1	Bulan 2	Bulan 3	Bulan 4
Pelaksana (Mhs)	Rp 9,000	12.5	16	Rp 450,000	Rp 450,000	Rp 450,000	Rp 450,000
Total 1				Rp 450,000	Rp 450,000	Rp 450,000	Rp 450,000
2. Peralatan Habis Pakai							
Material	Justifikasi Pembelian	Kwitansi	Harga Satuan (Rp)	Harga Material per bulan (Rp)			
				Bulan 1	Bulan 2	Bulan 3	Bulan 4
Hardisk External	data	1	Rp 838,000	Rp 838,000	-	-	-
Kwitansi	Dokumentasi	2	Rp 7,000	Rp 14,000	-	-	Rp 28,000
Kertas A4	Adm	4	Rp 40,000	Rp 40,000	Rp 40,000	Rp 40,000	Rp 40,000
Kertas F4	Adm	4	Rp 45,000	Rp 45,000	Rp 45,000	Rp 45,000	Rp 45,000
Tinta Printer Hitam Dan Warna	Mencetak	2	Rp 600,000	Rp 300,000	-	-	Rp 300,000
Pulsa Internet Telkomsel	Komunikasi data	4	Rp 100,000	Rp 100,000	Rp 100,000	Rp 100,000	Rp 100,000
Pulsa TelponTelkomsel	Komunikasi data	4	Rp 120,000	Rp 120,000	Rp 120,000	Rp 120,000	Rp 120,000
Laporan awal dan penjilitan laporan	cetak laporan	1	Rp 850,000	Rp 850,000	-	-	-
Laporan akhir dan penjilitan laporan	cetak laporan	1	Rp 950,000	-	-	-	Rp 950,000
Total 2				Rp 2,307,000	Rp 305,000	Rp 305,000	Rp 1,583,000
3. Perjalanan							
Rencana	Justifikasi Perjalanan	Kwitansi	Harga Satuan (Rp)	Harga Material per bulan (Rp)			
				Bulan 1	Bulan 2	Bulan 3	Bulan 4
Perjalanan	Perjalannan dan Akomodasi	4	Rp 1,350,000	Rp 450,000	Rp 300,000	Rp 300,000	Rp 300,000
Total 3				Rp 450,000	Rp 300,000	Rp 300,000	Rp 300,000
4. Dan Lain lain							
Material	Justifikasi Sewa	Kwitansi	Harga Satuan (Rp)	Harga Material per bulan (Rp)			
				Bulan 1	Bulan 2	Bulan 3	Bulan 4
Sewa peralatan/ruang penunjang penelitian	Peralatan	1	Rp 1,350,000	Rp 450,000	Rp 300,000	Rp 300,000	Rp 300,000
Total 4				Rp 450,000	Rp 300,000	Rp 300,000	Rp 300,000
Total Anggaran yang diperlukan setiap bulan (F)				Rp 3,657,000	Rp 1,355,000	Rp 1,355,000	Rp 2,633,000
TOTAL ANGGARAN YANG DIPERLUKAN SELUAI Rp				9,000,000			

LAMPIRAN 2 : Susunan Organisasi Tim Peneliti dan Pembagian Tugas

No	Nama/NIDN/NIM	Jurusan/prodi	Bidang Ilmu	Alokasi Waktu (Jam/Minggu)	Uraian Tugas
1	Asran,ST., MT	T Elektro	Elektro	6	Ketua
2	Asri, St., MT	T Elektro	Elektro	8	Anggota
2	M. Luvi Saputra	T Elektro	Elektro	12,5	Anggota (Mahasiswa)

LAMPIRAN 3 : Biodata Ketua Dan Anggota Tim Pengusul

BIODATA KETUA PENELITI

A. IDENTITAS DIRI

1	Nama lengkap(dengan gelar)	Asran, S.T., MT
2	Jenis Kelamin	Laki-laki
3	Jabatan fungsional	Lektor
4	NIP/NIK/Identitas lainnya	197204152002121002
5	NIDN	0015047202
6	Tempat dan tanggal lahir	Cot Girek Kec. Lhoksukon, 15 April 1972
7	E-mail	Asran_lsm@yahoo.com
8	Nomor telepon/Faks/HP	085276832021
9	Alamat kantor	Fakultas Teknik Unimal Jl.Cot Teungku Nie Reulet Aceh Utara
10	Nomor telepon/Faks	0645 41373, 49915/ 0645- 44430
11	Lulusan yang telah Dihasilkan	S-1 = Sarjana Teknik S-2 = Magister Teknologi Informasi
12	Mata Kuliah yg Diampu	1. Rangkaian Listrik 2. Dasar Elektronika 3. Dasar Teknik Elektro

B. RIWAYAT PENDIDIKAN

	S-1	S-2	S-3
Nama Perguruan Tinggi	UNIMAL	ITS Surabaya	-
Bidang Ilmu	Teknik Elektro	Teknik Sistem Tenaga	
Tahun Masuk-Lulus	1993 - 1998	2005 - 2008	-
Judul Skripsi/Tesis/Disertasi	Studi Perbaikan Faktor Daya Dengan Menggunakan Kapasitor Bank pada Pabrik Kelapa Sawit PT. Perkebunan Nusantara I Cot Girek	Filter Aktif Menggunakan Deteksi Tegangan Untuk Mengkompensasi Harmonisa pada Sistem Distribusi Radial	
Nama Pembimbing/Promotor	Ir. Muhammad Kamal, MT	Dr. Ir. Mochamad Ashari, M.Eng,	-

C. PENGALAMAN PENELITIAN DALAM 5 TAHUN TERAKHIR

(Bukan Skripsi, Tesis, maupun Disertasi)

No.	Tahun	Judul penelitian	Pendanaan	
			Sumber*	Jml(Juta Rp)
1				
2				

*Tuliskan sumber pendanaan: PDM, SKW, Pemula, Fundamental, Hibah Bersaing, Hibah Pekerti, Hibah Pascasarjana, Hikom, Stranas, Kerjasama Luar Negeri dan Publikasi Internasional, RAPID, Unggulan Stranas, atau sumber lainnya.

D. PENGALAMAN PENGABDIAN KEPADA MASYARAKAT DALAM 5 TAHUN TERAKHIR

No.	Tahun	Judul Pengabdian Kepada Masyarakat	Pendanaan	
			Sumber*	Jml(Juta Rp)
1	-	-	-	-
2	-	-	-	-

* Tuliskan sumber pendanaan: Penerapan IPTEKS-SOSBUD, Vucer, Vucer Multitahun, UJI, Sibermas, atau sumber lainnya

E. Publikasi ARTIKEL ILMIAH DALAM JURNAL DALAM 5 TAHUN TERAKHIR

No	Judul Artikel Ilmiah	Volume/Nomor/Tahun	Nama Jurnal
1			

F. PEMAKALAH SEMINAR ILMIAH (RAL PRESENTATION) DALAM 5 TAHUN TERAKHIR

No	Nama Pertemuan Ilmiah/Seminar	Judul Artikel Ilmiah	Waktu dan Tempat
1	-	-	-

G. KARYA BUKU DALAM 5 TAHUN TERAKHIR

No	Judul buku	Tahun	Jumlah Halaman	Penerbit
1	-	-	-	-
2	-	-	-	-

H. PEROLEHAN HKI DALAM 5 – 10 TAHUN TERAKHIR

No	Judul/Tema HKI	Tahun	Jenis	Nomor P/ID
1	-	-	-	-
2	-	-	-	-

I. PENGALAMAN MERUMUSKAN KEBIJAKAN PUBLIK/REKAYASA SOSIAL LAINNYA DALAM 5 TAHUN TERAKHIR

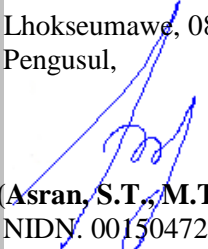
No	Judul/Tema /Jenis Rekayasa sosial lainnya Yang telah dTerapkan	Tahun	Tempat Penerapan	Respons Masyarakat
1	-	-	-	-
2	-	-	-	-

J. PENGHARGAAN DALAM 10 TAHUN TERAKHIR (DARI PEMERINTAH, ASOSIASI ATAU INSTITUSI LAINNYA)

No	Jenis Penghargaan	Institusi Pemberi Penghargaan	Tahun
1	-	-	-
2	-	-	-

Semua data yang saya isikan dan tercantum dalam biodata ini adalah benar dan dapat dipertanggungjawabkan secara hukum. Apabila di kemudian hari ternyata dijumpai ketidak- sesuaian dengan kenyataan, saya sanggup menerima sanksi. Demikian biodata ini saya buat dengan sebenarnya untuk memenuhi salah satu persyaratan dalam pengajuan Hibah Penelitian dan Pengabdian Masyarakat Fakultas Teknik Universitas Malikussaleh.

Lhokseumawe, 08 Mei 2019
Pengusul,


(Asran, S.T., M.T)
NIDN. 0015047202

BIODATA ANGGOTA PENELITI

Indentitas Diri

1	Nama Lengkap	Asri., ST,MT.
2	Jenis Kelamin	Laki-Laki
3	Jabata Fungsional	Lektor Kepala
4	NIP/NIK/Identitas Lainnya	1971062022002121001
5	NIDN	0020067104
6	Tempat dan Tanggal Lahir	Bireuen, 20 Juni 1971
7	E-mail	Asri_200671@yahoo.co.id
8	Nomor telepon/HP	08126450340
9	Alamat Kantor	Kapus Buket Indah Blang Pulo. Kec. Muara Satu. Lhokseumawe
10	Nomor telepon/Fax	0645 – 41373 /0645 -44450
11	Mata Kuliah Yang Diampu	Pembnagkit daya Listrik

Riwayat Pendidikan

	S --1	S -2
Nama Perguruan Tinggi	Universitas Malikussaleh	UGM
Bidang Ilmu	Teknik Elektro	Teknik Elektro
Tahun Masuk – Lulus	199 - 19971	2004 - 2006
Judul Skripsi/Tesis	Perbaikan Faktor Daya dengan Kapasitor Bank	Analisa Stabilitas Akibat gangguan Satu Fasa Ke Tanah Gardu Induk Brandan
Nama Pembimbing	Ir. M.Kamal.,MT Ir. Muklis	Prof., DR., Ir. R. Sasongko Pramono Hadi, DEA. Ir. Tiyono.,MT.

Pengalaman Penelitian

No	Judul Penelitian	Pendanaan	
		Sumber	Jumlah (Rp)
1	Optimalisasi Pembangkit Listrik Tenaga Mikro hidro Ise Ise Takengon	Pribadi	3.000.000,
2	Kapasitas Daya Pembangkit Listrik Tenaga Mikro Hidro di alue Dua Aceh Utara	Pribadi	3.000.000,

Pengalaman Pengabdian Kepada Masyarakat dalam 5 Tahun terakhir

No	Tahun	Judul Pengabdian Kepada Masyarakat	Pendanaan	
			Sumber	Jumlah (Rp)

Publikasi Artikel Ilmiah Dalam Jurnal Dalam 5 Tahun Terakhir

No	Judul Artikel	Nama Jurnal	Volume/Nomor/Tahun
1	Optimalisasi Pembangkit Listrik Tenaga Mikro hidro Ise Ise Takengon	Prosiding SNYuBe	2013
2	Kapasitas Daya Pembangkit Listrik Tenaga Mikro Hidro di alue Dua Aceh Utara	Jurnal Rekayasa ElektriKa	Vol. 11./ No. 2/ 20 14.

Pemakalah Seminar Ilmiah (Oral Presentation) dalam 5 Tahun Terakhir

No	Nama Pertemuan Ilmiah/Seminar	Judul Artikel Ilmiah	Waktu dan Tempat

Karya Buku Dalam 5 Tahun Terakhir

No	Judul Buku	Tahun	Jumlah Halaman	Penerbit

Perolehan HKI Dalam 5 Tahun Terakhir

No	Judul/Tema HKI	Jenis	Tahun Penerapan	Respon Masyarakat

Pengalaman Merumuskan Kebijakan Publik / Rekayasa Sosial Lainnya Dalam 5 Tahun Terakhir

No	Judul/Tema/Jenis Rekayasa Sosial Lainnya Yang Telah Diterapkan	Tahun	Tahun Penerapan	Repon Masyarakat

Penghargaan dalam 10 Tahun Terakhir (dari Pemerintah,Asosiasi,atay Institusi lainnya

No	Jenis Penghargaan	Institusi Pemberi Penghargaan	Tahun

Semua data yang saya isikan dan tercantum dalam biodata ini adalah benarila dan dapat dipertanggung jawabkan secara hukum. Apabila di kemudian hari ternyata dijumpai ketidaksesuaian dengan kenyataan, maka saya sanggup menerima sangki. Demikian biodata ini saya perbuat dengan sebenarnya untuk memenuhi salah satu persyaratan dalam pengajuan Program Pengabdian Masyarakat pada Fakultas Teknik Universitas Malikussaleh Tahun 2019 ini.

Lhokseumawe, 08 Mei 2019
Ketua pengusul

Asri., ST, MT.
NIDN. 020067104

SURAT PERNYATAAN KETUA PENGUSUL

Yang bertanda tangan di bawah ini:

Nama : Asran, ST., MT
NIDN : 0015047202
Pangkat / Golongan : Penata/IIIc
Jabatan Fungsional : Lektor
Jurusan/Prodi : Teknik Elektro

Dengan ini menyatakan bahwa proposal saya dengan judul : *Simulasi Multilevel Inverter Flying-Capacitor Satu Fasa sebagai Filter Aktif* yang diusulkan dalam skema Hibah Penelitian dan Pengabdian Masyarakat Fakultas Teknik Universitas Malikussaleh untuk tahun anggaran 2019 bersifat original dan belum pernah dibiayai oleh lembaga/sumber dana lain.

Bilamana kemudian proposal ini memenangkan skema hibah tersebut, maka saya berjanji akan menyelesaikan kegiatan Penelitian/Pengabdian Masyarakat ini dengan sungguh-sungguh.

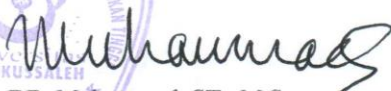
Sebaliknya jika gagal dan tidak dapat menyelesaikan pertanggungjawaban kegiatan dan keuangan, maka saya bersedia mengembalikan semua dana hibah yang telah diterima ke Kas Negara dengan cara dicicil melalui pemotongan gaji maksimal sebesar Rp. 500.000,- (lima ratus ribu rupiah) setiap bulannya hingga selesai.

Bilamana di kemudian hari ditemukan ketidaksesuaian dengan pernyataan ini, maka saya bersedia dituntut dan diproses sesuai dengan ketentuan yang berlaku

Demikian pernyataan ini dibuat dengan sesungguhnya dan dengan sebenar-benarnya.

Mengetahui:

Dekan Fakultas Teknik



DR. Muhammad, ST., M.Sc
Nip. 196805252002121004

Lhokseumawe, 8 Mei 2019

Ketua Peneliti,



Asran, ST., MT

Nip. 197204152002121002